

Naslov: Enostaven RF generator do 4,4 GHz

Avtor: Bojan Naglič S53DZ

Datum: 16.1.2015

1. Začetek

RF generator potrebujemo pri razvoju modulov, kot so ojačevalniki, modulatorji, sita, pri umerjanju mešalnih stopenj, sprejemnih enot in podobno. Torej je nepogrešljiv instrument v domačem laboratoriju. Pomembna lastnost takega instrumenta je točnost frekvence in nivoja.

Eden od načinov gradnje generatorja je uporaba metode DDS (direct digital synthesis), vendar na tak način dosežemo le zmerno visoke frekvence. Za izdelavo RF (radio frequency) generatorja s točno frekvenco izhodnega signala uporabimo metodo sintetiziranja frekvence. Potrebujemo VCO (voltage controlled oscillator) in PLL (phase locked loop), da frekvenco VCO-ja vklenemo s frekvenco referenčnega izvora. Proizvajalci ponujajo že vezja, ki v enem čipu združujejo oba modula.

Pred leti sem si izdelal RF generator s Silicon Labs vezjem Si570BBB, za frekvence od 3,5 MHz do 945 MHz. Vezje je tipa DCO (digitally-controlled oscillator) z vgrajenim kristalnim oscilatorjem, za sintetiziranje izhodne frekvence pa ima vgrajen DSPLL (digital signal PLL). Na diferencialni izhod sem vgradil širokopasovni feritni balun in s tem dosegel enojni izhod z impedanco 50 Ω . Generator je enostaven za izdelavo, pri delu z njim pa sem imel tudi zelo dobre izkušnje.

Ker so zahteve po merjenju na višjih frekvenčnih področjih rasle, je postala končna frekvenca generatorja precejšnja ovira. Pravi izziv za izdelavo novega RF generatorja za mikrovalovne frekvence je bilo vezje firme Analog Devices z oznako ADF4351, ki prav tako vsebuje oba modula. Ustrezen frekvenčni razpon in nivo izhodnega signala okoli 0 dBm je bilo prvo zagotovilo za uspeh projekta.

2. Zasnova instrumenta

Vezje ADF4351 torej vsebuje PLL in VCO. VCO deluje na frekvencah od 2,2 GHz do 4,4 GHz. Notranja zgradba čipa razkrije tri vgrajene VCO-je, vsak od njih ima 16 frekvenčnih pod-področij, ki se prekrivajo med seboj in zagotavljajo zvezno delovanje. Z nastavitvami delilnikov PLL-ja je na izhodu VCO-ja možno dobiti frekvence med 34,375 MHz in 4400 MHz.

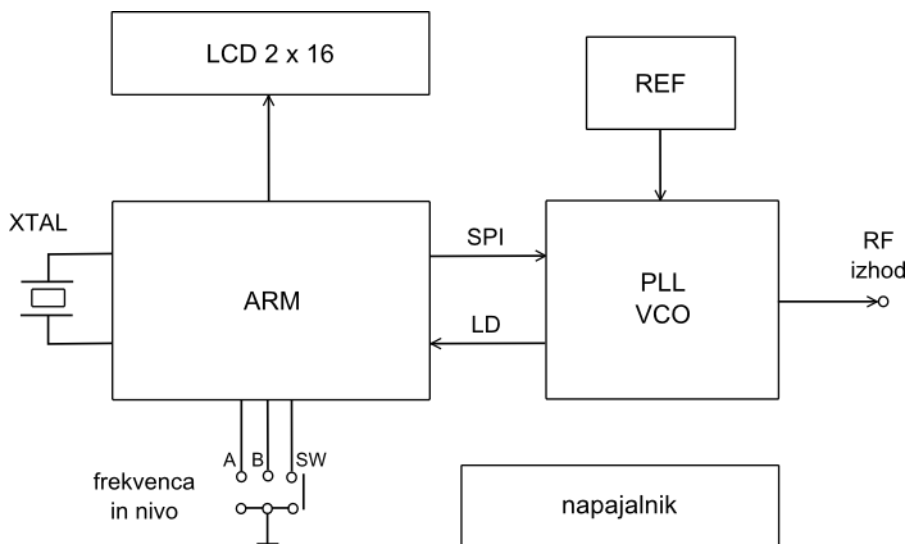
Ob poznavanju lastnosti komponente ADF4351 sem določil minimalne zahteve RF generatorja:

- izhod CW (continuous wave) signala frekvence od 35 MHz do 4400 MHz, impedance 50 Ω asimetrično,
- prikaz frekvence in nivoja na dvovrstičnem LCD zaslonu,
- nastavljanje izhodnega nivoja in frekvence z enkoderjem z vgrajenim stikalom.

Vezju je treba zagotoviti stabilen in nizkošumni vhodni referenčni signal, s katerim primerjamo izhod VCO-ja v fazno-frekvenčnem detektorju PFD (phase-frequency detector). S signalom napake nato popravljamo frekvenco VCO-ja. Vezje omogoča primerjalno frekvenco detektorja do 32 MHz, ki zagotavlja dobro čistost izhodnega signala, z ulomkovim deljenjem VCO frekvence za primerjanje pa si še vedno lahko privoščimo razmeroma majhen frekvenčni korak.

Povezava črpalke naboja PLL-ja z napetostnim vhodom VCO-ja je speljana na zunanje priključke tako, da omogoča konfiguriranje zančnega sита za prilagoditev konkretnim potrebam uporabe. Vgrajeni VCO ima majhen fazni šum, ki je tipično manjši od -80 dBc/Hz pri odmiku 10 kHz od nosilca, zato zagotavlja fazno čist izhodni signal v celem področju delovanja.

Programiranje PLL registrov se izvaja preko vgrajenega vmesnika, ki je združljiv s SPI (serial peripheral interface). Na zunanji večnamenski priključek MUX lahko sprogramiramo signal vklenitve zanke LD (lock detect) in ga uporabimo za vizualni nadzor delovanja zanke. Povezave enot instrumenta so razvidne s slike 1.



Slika 1: Blokovni načrt RF generatorja

Ob vsaki spremembi frekvence se izračunajo novi parametri PLL zanke, ki se nato zapišejo v ustrezne registre. Izhodna RF frekvenca VCO-ja je odvisna od delilnika referenčnega signala, ki določa primerjalno frekvenco PFD, in delilnikov izhodnega VCO signala, ki se z njim primerja.

$$f_{\text{PFD}} = f_{\text{REF}} / R \quad f_{\text{VCO}} = (f_{\text{RF}} * N_{\text{RF}})$$

$$f_{\text{RF}} = (f_{\text{PFD}} / N_{\text{RF}}) * (\text{INT} + \text{FRAC} / \text{MOD}) \quad \text{pri } f_{\text{VCO}} \rightarrow \text{delilnik}$$

ali

$$f_{\text{RF}} = (f_{\text{PFD}}) * (\text{INT} + \text{FRAC} / \text{MOD}) \quad \text{pri } f_{\text{RF}} \rightarrow \text{delilnik}$$

Legenda:

- f_{PFD} - frekvenca fazno-frekvenčnega detektorja
- f_{REF} - frekvenca referenčnega oscilatorja
- R - delilno razmerje reference
- f_{RF} - frekvenca RF izhoda
- N_{RF} - delilno razmerje izhoda
- INT - celoštevilsko deljenje izhoda
- FRAC - števec ulomka delilnega razmerja
- MOD - imenovalac ulomka delilnega razmerja

Vnaprej je treba določiti primerjalno frekvenco, torej faktor R. Ojačenje in sito zanke se določi glede na želene lastnosti lovljenja. Vsakokrat pa je potrebno izračunati celoštevilsko delitev INT ter števec ulomka FRAC za delitev VCO frekvence. V našem primeru za delitev do frekvence PFD vzamemo VCO frekvenco, ki je že deljena z N_{RF} in ne neposredno VCO frekvence.

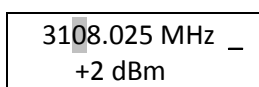
Nivo izhodnega RF signala se lahko programsko spreminja od -4 do +5 dBm, s korakom 3 dB. Navedeni nivo velja za širokopasovno vezavo. Vezje ima sicer dva diferencialna izhoda in v primeru optimalne prilagoditve za želeno frekvenčno področje lahko na vsakem doseže izhodno moč do +10 dBm. Vsak izhod je možno uporabiti simetrično ali asimetrično z ustrežno izgubo nivoja.

Izhodni signal je praviloma pravokotne oblike. Z dobro izbiro delilnikov dobimo na izhodu signal, ki ima uravnotežen delovni cikel (duty-cycle) 50/50. Taki obliki izhodnega signala ustreza relativno velika vsebnost višjih harmonskih komponent. Po podatkih čipa je nivo druge harmonske komponente visok do -20 dBc in tretje do -10dBc, kar se je pokazalo tudi pri praktičnih meritvah spektra izhodnega signala. To dejstvo je treba upoštevati pri uporabi izvora.

3. Želeni postopek nastavljanja frekvence in nivoja

Nastavitev frekvence in nivoja izhodnega signala se opravi z enim samim gumbom. Z vrtenjem gumba spreminjamo vrednost, s pritiskom nanj pa izberemo funkcijo.

Po vklopu instrumenta sledi inicializacija, na zaslonu razberemo verzijo programa in nato je instrument pripravljen v funkciji nastavljanja frekvence. Utripanje kazalca na zaslonu kaže trenutno izbrano decimalno mesto. Z vrtenjem gumba enkoderja levo ali desno spreminjamo frekvenco na trenutnem decimalnem mestu navzdol ali navzgor. Najmanjši korak spremembe frekvence je 25 kHz. Ko preidemo številčno mejo decimalnega mesta (0 ali 9), se prikaz frekvence ustrezno spremeni tudi na drugih decimalnih mestih. Z vrtenjem gumba neposredno spreminjamo frekvenco izhodnega signala, zato spremembe ni treba potrjevati.



3108.025 MHz _
+2 dBm

Slika 2: Prikaz izpisa na LCD zaslonu

Izpis frekvence in nivoja je v formatu, ki je nakazan na zgornji sliki. Dodana je oznaka podčrtaja, ki bi se izpisal le, kadar PLL zanka ne bi bila ujeta (pri LD = 0). Utripajoči polni kazalec na številki na zaslonu pove, katero decimalno mesto trenutno lahko spreminjamo. Pokaže tudi ali nastavljamo frekvenco ali nivo. Kazalec je na sliki prikazan s pravokotnikom sive barve.

Če gumb enkoderja pritisnemo za kratek čas, se premaknemo v funkcijo izbire decimalnega mesta frekvence. Z vrtenjem gumba nam kazalec na zaslonu pove, na katerem decimalnem mestu se nahajamo. S ponovnim kratkim pritiskom se povrnemo v nastavljanje frekvence, ki sedaj deluje na novem decimalnem mestu.

Z daljšim pritiskom na gumb se kazalec premakne v spodnjo vrstico, kjer je prikazan nivo. Tako lahko spreminjamo izhodni nivo signala. S kratkim pritiskom se vrnemo nazaj v nastavljanje frekvence, kar nam pokaže kazalec.

4. Opis delovanja izbrane rešitve

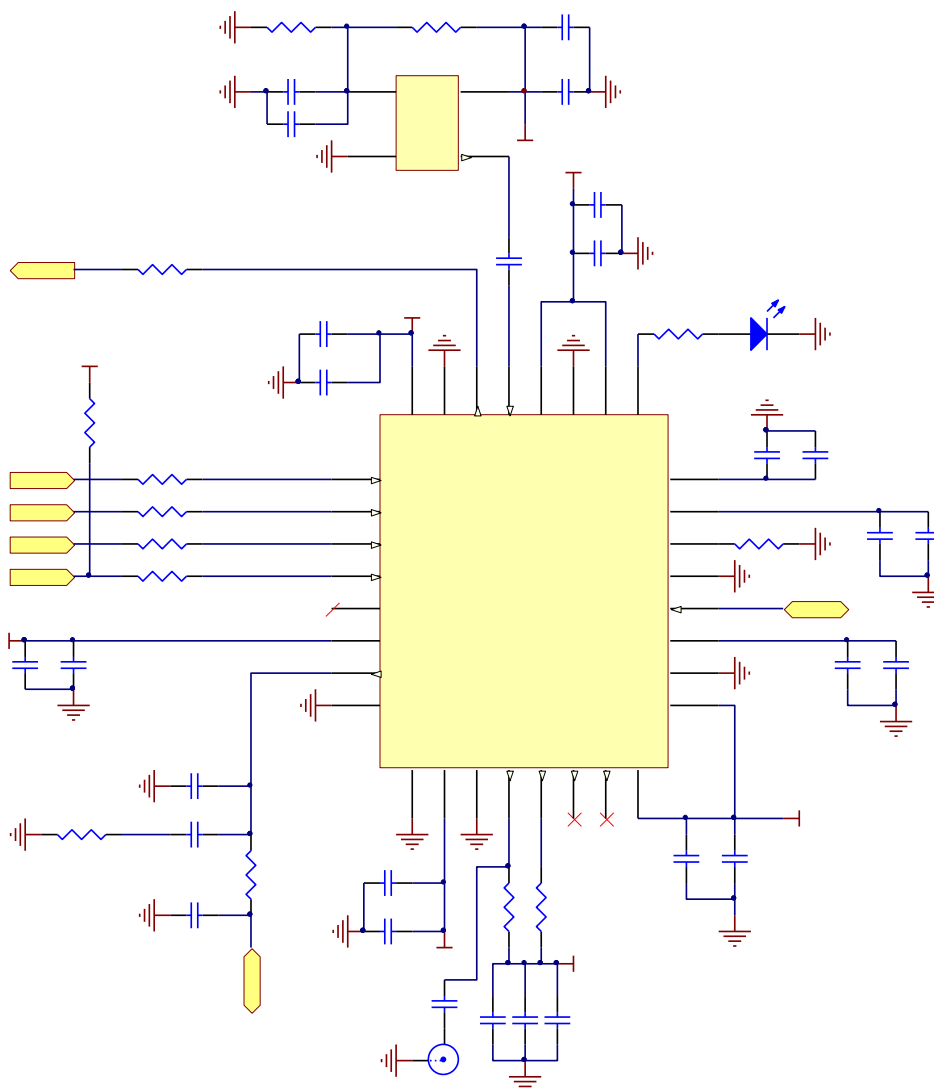
Krmiljenje PLL-ja sem izvedel z NXP ARM mikrokrmilnikom LPC2148 na osnovni plošči tiskanega vezja, ki sem jo imel pri roki. ARM mikrokrmilnik je za to nalogo najbrž preveč kvalificiran, vendar pa več kot primeren zaradi potrebnega sprotnega izračuna parametrov PLL zanke.

Razvoj programa sem opravil na demo plošči Olimex LPC-P2148. Identičen program teče tudi na kakšni drugi ARM osnovni plošči z NXP LPC2148 ali LPC2138. Pogoj za uporabo v generatorju je, da so tisti pini mikrokrmilnika, ki so tu uporabljeni, dostopni na zunanjih priključkih. Za vgradnjo je primerna na primer majhna, t.i., "header" ploščica Olimex LPC-H2148, ki sem jo uspešno uporabil v nekem drugem projektu.

XTAL	12	MHz
SystemClk	60	MHz

Na osnovni plošči je nameščen kristal za oscilator, katerega frekvenca se z uporabo notranjega PLL mikrokrmilnika uporabi za generiranje sistemkega urinega signala. Ura določa hitrost odvijanja programa, prav tako je osnova za določitev hitrosti komunikacije mikrokrmilnika preko SPI in UART vmesnika.

ARM in PLL sta med seboj povezana preko SPI0 vmesnika. Program, ki teče na ARM-u najprej poskrbi za inicializacijo LCD zaslona in PLL registrov. Krmiljenje LCD zaslona je izvedeno preko GPIO pinov ARM-a. Dodatni trije GPIO vhodi se uporabljajo za upravljanje z enkoderjem. Inkrementalni enkoder ima dva izhoda, ki sta zamaknjena v fazi, da smer vrtenja lahko ugotovimo v programu. En GPIO vhod se uporablja za tipanje vklenjenosti zanke.



Slika 3: Načrt PLL/VCO vezja

Za referenčni vhod PLL-ja je uporabljen kristalni oscilator 100 MHz, katerega frekvenca se deli znotraj PLL vezja s 5 in 2, preden se ga uporabi za fazno-frekvenčni detektor. Frekvenca primerjanja je tako 10 MHz, delovni cikel pa 50/50; najmanjši korak spremembe frekvenca je 25 kHz. Izbrana je taka primerjalna frekvenca detektorja in tak najmanjši korak frekvenca, da je parametre še možno relativno enostavno izračunati z 32-bitnimi registri ARM-a. Uporabil sem precizni oscilator Crystek SVHD 950 z majhnim faznim šumom.

Načrt vezja z VCO-jem je prikazan na sliki 3. Uporabljen je en nesimetrični RF izhod impedance 50 Ω , kar se doseže z vezavo upora vrednosti 51 Ω z izhoda na napajanje. Prav tako zaključitev mora imeti drugi del diferencialnega izhoda.

Tabela 1 prikazuje izbiro pinov ARM mikrokrmilnika za priklop enkoderja, SPI povezave PLL-ja, LD detektorja PLL-ja in LCD zaslona.

Izbrani pini P0.2, P0.3 in P0.7 so sicer namenjeni vodiloma I²C in SPI0, za vhode enkoderja so izbrani zato, ker imajo vgrajene pull-up upore 2 in 10 k Ω .

P0.3 (SDA0)	GPIO-in	= A kontakt enkoderja
P0.2 (SCL0)	GPIO-in	= B kontakt enkoderja
P0.7 (SSEL0)	GPIO-in	= SW stikalo enkoderja
P0.4	SCK0	= CLK SPI vhod za PLL
P0.6	MOSI0	= DATA SPI vhod za PLL
P0.5 (MISO0)	GPIO-out	= LE latch enable vhod za PLL
P0.21	GPIO-in	= MUX lock detect izhod iz PLL
P0.12	GPIO-out	= LCD_RW
P0.13	GPIO-out	= LCD_E
P1.24	GPIO-out	= LCD_RS
P1.20-23	GPIO-out	= LCD_4-bit_data
//P1.16-23	GPIO-out	= LCD_8-bit_data

Tabela 1: Uporaba pinov LPC2148 mikrokrmilnika

Frekvenca in nivo izhodnega signala se prikazujeta na 2 x 16 znakovnem LCD zaslonu. Uporabil sem zaslon tipa FDCC1602L-FLYBW s 3 V napajanjem. V prvi vrsti zaslona je izpis trenutno nastavljene frekvenca v MHz. V drugi vrsti je izpis nastavljene absolutne (ne izmerjene) vrednosti izhodnega nivoja v dBm. Nivo je korigiran za fiksno vrednost glede na uporabljeno širokopasovno in asimetrično vezavo izhoda namesto diferencialne.

5. Izdelava

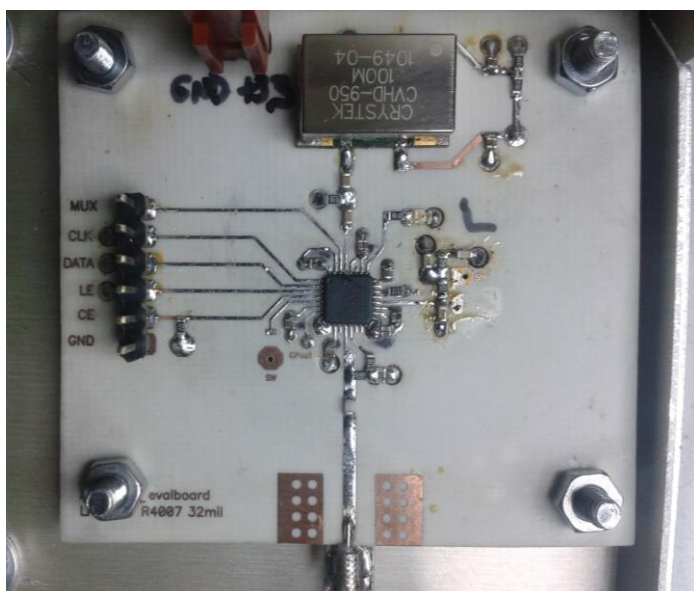
Instrument sestoji iz napajalnika, ARM plošče tiskanega vezja, PLL/VCO plošče tiskanega vezja, enkoderja s stikalom, SMA izhodnega priključka in LCD zaslona. Vsi sestavni deli generatorja so vgrajeni v manjše aluminijasto ohišje za zmanjšanje motenj. Tiskano vezje PLL/VCO se ob opaženih resonancah in motnjah lahko vgradi v medeninasti oklop. Uporabljen je bil substrat Rogers 4003, debeline 32mil, relativne dielektričnosti 3.55. Substrata FR-4 debeline 0,8mm nisem preizkusil.

Kot je bilo že omenjeno, se krmiljenje PLL-ja vrši preko ARM SPI0 vmesnika. Razporeditev pinov podatkovnega konektorja PLL-ja, kamor se priključi SPI0, prikazuje tabela 2.

pin	PLL	ARM pin	ARM funk.
1	MUX (LD)	P0.21	GPIO in
2	CLK	P0.4	SCK0
3	DATA	P0.6	MOSI0
4	LE	P0.5	GPIO out
5	(CE)	-	SSEL0
6	GND	(x)	GND

Tabela 2: Razpored pinov podatkovnega konektorja PLL-ja

Zadnja različica ARM programa instrumenta je v13.05.24a, kar pomeni datum izdelave 24.5.2013. Format oznake verzije je izbran tako, da le-te naraščajo po dnevih in ne po letih. Prevedeni program nosi ime "vco2.hex" in je v Intel HEX formatu na voljo pri avtorju. Preko USB priključka, ki je nameščen na tiskanem vezju osnovne plošče, ga v ISP (in-system programming) načinu po UART0 zapišemo v flash spomin mikrokrmilnika. Dostop do BL (boot-loader) mikrokrmilnika LPC2148 omogočimo tako, da pin 14 ob resetu sklenemo na maso.



Slika 4: Fotografija tiskanega vezja

Napajanje instrumenta je z vhodnih +12 V izvedeno z linearnim regulatorjem LM7805, ki je pritrjen na ohišje. Napajanje ARM mikrokrmilnika je izvedeno z LDO (low drop-out) napajalnikom neposredno na procesorski plošči. Potrebujemo še LDO napajalnik za napajanje +3,3 V za ADF4351 vezje. Zadnje lahko napajamo tudi z napajalnikom mikrokrmilnika, če je le dovolj zmogljiv. Fazni šum izhodnega signala pa dodatno zmanjšamo z uporabo kvalitetnega LDO napajalnika. Na vhod in izhod napajalnika so dodani gladilni in blokirni kondenzatorji. Povezavo napajanja se izvede preko feritne dušilke.



Slika 5: Fotografija prototipa instrumenta

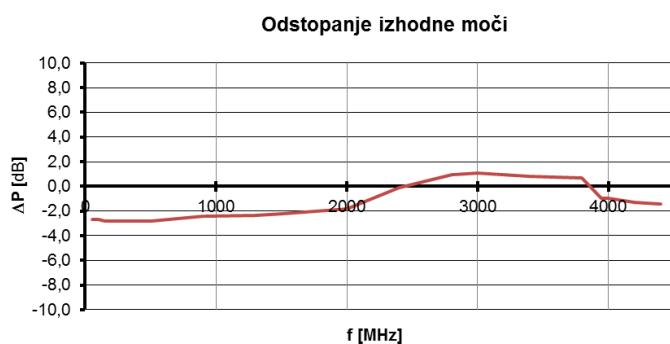
Na sprednji strani ohišja RF generatorja je LCD zaslon, gumb enkoderja za nastavljanje frekvence in nivoja ter SMA vtičnica za izhodni signal, kar prikazuje slika 5. Na zadnji strani so vtičnica za +12V napajanje, USB vtičnica in klecno stikalo za vklop instrumenta.

6. Lastnosti instrumenta

Izdelani prototip RF generatorja, ki ima v mikrokontroler naložen program "vco2 - v13.05.24a", ima naslednje lastnosti:

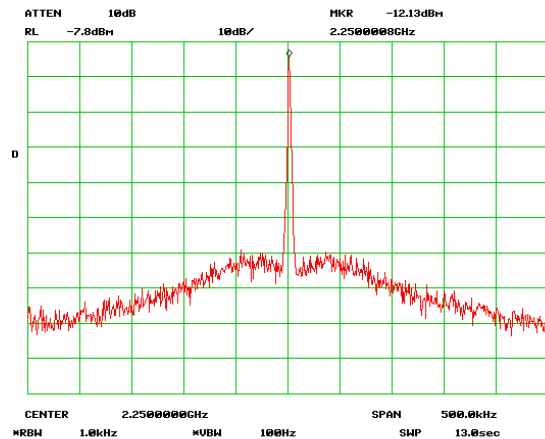
- CW izhodni signal z majhnim faznim šumom,
- nastavev frekvence od 35 MHz do 4400 MHz,
- najmanjši korak frekvence 25 kHz,
- asimetrični izhod signala impedance 50 Ω na SMA vtičnici,
- prikaz frekvence in nivoja na LCD zaslonu 2 x 16 znakov,
- nastavljanje izhodnega nivoja od -7 do +2 dBm po 3 dB,
- možnost razširitve frekvenčnega področja z uporabo višjih harmonikov,
- USB priključek tipa B za programiranje in osnovno krmiljenje,
- napajanje +12 V,
- poraba pri polni izhodni moči signala je 250 mA,
- vgrajen je v aluminijasto ohišje.

Frekvenčna kompenzacija na izhodu ni vgrajena, prav tako je zaradi doseganja želenega polnega frekvenčnega razpona izvedena le enostavna R zaključitev. Vse naštetu pomeni, da pride do odstopanja amplitude izhodnega signala. Slika 6 prikazuje to odstopanje moči izhodnega signala glede na frekvenco.



Slika 6: Diagram izmerjenega odstopanja izhodnega nivoja

Sita pri tej meritvi niso bila uporabljena. Meritev moči je bila izvedena s sondo za merjenje prave RMS vrednosti, kjer harmonske komponente prispevajo malo k rezultatu.



Slika 7: Frekvenčni spekter izhodnega signala 2,25 GHz

Izhodni signal je zaradi uporabljene metode generiranja signala spektralno zelo čist. Neposredno bližino tipičnega izhodnega signala prikazuje slika 7.

7. Zaključek

Opisani instrument je razmeroma enostaven za gradnjo, predvsem pa zelo enostaven za uporabo. Sprememba frekvence in nivoja se izvede z enim samim gumbom. Njun prikaz na LCD zaslonu nam olajša delo.

Zaradi priročnosti in +12 V napajanja je primeren tudi za prenašanje, vendar je treba opozoriti na to, da točnost frekvence generatorja določa uporabljeni referenčni oscilator, ki je temperaturno odvisen. Izhodni signal instrumenta ima majhen fazni šum.

V primeru, ko meritev zahteva signal z malo harmonskih komponent, je instrumentu na izhodu treba dodati ustrezno nizkoprepustno sito. Dodatna korekcija v prikazu nivoja ni predvidena, zato je pri rezultatih meritve potrebno upoštevati vstavitveno slabljenje sita.

Ob daljši uporabi opisanega prototipa RF generatorja so se pokazale možnosti za izboljšave. Naslednji dodatki in spremembe se zdijo zelo uporabni:

- vgradnja širokopasovnega ojačevalnika in nastavljivega RF slabilnika (na primer HMC307) za dodatno uravnavo izhodnega nivoja in razširitev območja nastavljanja nivoja,
- prilagoditev izhoda po frekvenčnih pod-področjih,
- ločeno nastavljanje frekvence in nivoja z vgradnjo dodatnega enkoderja,
- vgradnja gumba za vklop/izklop izhodnega RF signala (čip omogoča izklop VCO-ja),
- vezava drugega RF izhoda na zunanji priključek.

Vgrajeni mikrokontroler LPC2148 je dovolj zmogljiv za nadgradnje programa, ki jih zahtevajo zgoraj navedene izboljšave.

Za veliko pomoč pri načrtovanju in izdelavi tiskanega vezja se zahvaljujem sinu Luku, prav tako za testiranje in izvedbo meritev.

8. Uporabljena literatura in viri informacij

- [1] Tehnični podatki za ADF4351
http://www.analog.com/static/imported-files/data_sheets/ADF4351.pdf
- [2] Spletni forum AD tehnične podpore
http://www.analog.com/en/content/technical_support_page/fca.html
- [3] Si570BBB RF generator do 945 MHz
http://sdr-kits.net/PAOKLT/PA0KLT_Manual.pdf
- [4] Uporabniški priročnik NXP LPC2148 mikrokontrolerja
http://www.nxp.com/documents/user_manual/UM10139.pdf
- [5] Prava RMS vrednost veličine
http://en.wikipedia.org/wiki/True_RMS_converter